(19) 世界知的所有権機関 国際事務局



(43) 国際公開日 2005 年3 月24 日 (24.03.2005)

PCT

(10) 国際公開番号 WO 2005/027511 A1

(51) 国際特許分類7:

H04N 5/335

(21) 国際出願番号:

PCT/JP2004/013552

(22) 国際出願日:

2004年9月16日(16.09.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2003-323408 2003 年9 月16 日 (16.09.2003) J

- (71) 出願人 (米国を除く全ての指定国について): ソニー 株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 野本 哲夫 (NOMOTO, Tetsuo) [JP/JP]; 〒1410001 東京都品川区

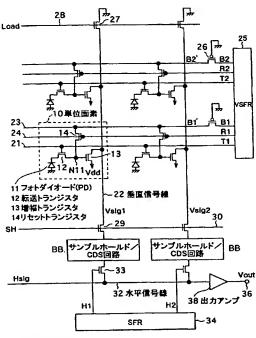
北品川 6 丁目 7番35号 ソニー株式会社内 Tokyo (JP). 牧野 栄治 (MAKINO, Eiji) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7番35号 ソニー株式会社内 Tokyo (JP). 馬渕 圭司 (MABUCHI, Keiji) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7番35号 ソニー株式会社内 Tokyo (JP). 春田 勉 (HARUTA, Tsutomu) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7番35号 ソニー株式会社内 Tokyo (JP). 亀田 慎二郎 (KAMEDA, Shinjiro) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7番35号 ソニー株式会社内 Tokyo (JP).

- (74) 代理人: 佐藤 隆久 (SATOH, Takahisa); 〒1110052 東京都台東区柳橋 2 丁目 4 番 2 号 創進国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が 可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,

/続葉有/

(54) Title: SOLID-STATE IMAGING DEVICE AND CAMERA SYSTEM

(54) 発明の名称: 固体撮像装置およびカメラシステム



- 10...UNIT PIXEL
- 11...PHOTO DIODE
- 12...TRANSFER TRANSISTOR
- 13...AMPLIFICATION TRANSISTOR
- 14...RESET TRANSISTOR
- 22...VERTICAL SIGNAL LINE
- BB...SAMPLE/HOLD CDS CIRCUIT 32...HORIZONTAL SIGNAL LINE
- 38...OUTPUT AMPLIFIER

(57) Abstract: There is provided a solid-state imaging device capable of reducing the noise from non-selection rows, suppressing generation of vertical stripes in a bright scene, preventing increase of the driver size of the drain line, and assuring a high-speed operation without requiring charging of the floating node capacity via the reset transistor. A camera system using the solid-state imaging device as an imaging device is also provided. A solid-state imaging device of MOS type includes unit pixels (10) arranged in a matrix and each having a photo diode (11), a transfer transistor (12) for transferring the signal of the photo diode (11) to a floating node (N11), an amplification transistor (13) for outputting the signal of the floating node (N11) to a vertical signal line (22), and a reset transistor (14) for resetting the floating node (N11). The reset transistor (14) has a gate voltage controlled by three values: a power source potential (for example, 3 V), a ground potential (0 V), and a negative power source potential (for example, -1 V).

非選択行からのノイズを小さくでき、明るいシー (57) 要約: における縦筋の発生を抑止でき、また、リセットトランジスタ を介してフローティングノード容量を含めて充電をする必要が なく、ドレイン線のドライバサイズの増大を防止でき、高速動 作を確保できる固体撮像装置およびこれを撮像デバイスとして 用いたカメラシステムを提供する。 フォトダイオード11、 フォトダイオード11の信号をフローティングノードN11に転 送する転送トランジスタ12、フローティングノードN11の信 号を垂直信号線22に出力する増幅トランジスタ13およびフ ローティングノードN11をリセットするリセットトランジスタ 14を有する単位画素10が行列状に配列したMOS型固体撮像 装置において、リセットトランジスタ14のゲート電圧を電源 電位(たとえば3V)、グランド電位(0V)、負電源電位(た とえば、-1V)の3値により制御する。

WO 2005/027511 A1



BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受 領の際には再公開される。

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。